

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: **Norihiko UI et al.**

Serial Number: **Not Yet Assigned**

Filed: **July 15, 2003**

For: **FIELD-EFFECT TRANSISTOR AND METHOD OF PRODUCING THE SAME**

CLAIM FOR PRIORITY UNDER 35 U.S.C. 119

Commissioner for Patents
P. O. Box 1450
Alexandria, VA 22313-1450

July 15, 2003

Sir:

The benefit of the filing date of the following prior foreign application is hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

Japanese Appln. No. 2002-206774, filed on July 16, 2002

In support of this claim, the requisite certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the applicants have complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said certified copy.

In the event that any fees are due in connection with this paper, please charge our Deposit Account No. 01-2340.

Respectfully submitted,
ARMSTRONG, WESTERMAN & HATTORI, LLP



Mel R. Quintos
Reg. No. 31,898

Atty. Docket No.: 030864
Suite 1000, 1725 K Street, N.W.
Washington, D.C. 20006
Tel: (202) 659-2930
Fax: (202) 887-0357
MRQ/yap

PATENT OFFICE
JAPANESE GOVERNMENT

This is to certify that the annexed is a true copy of the following application as filed with this office.

Date of Application: July 16, 2002

Application Number: Japanese Patent Application
No. 2002-206774
[JP2002-206774]

Applicant(s): FUJITSU QUANTUM DEVICES LIMITED

March 18, 2003

Commissioner,
Patent Office

Shinichiro Ohta (Seal)

Certificate No. 2003-3018382

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 7月16日

出 願 番 号

Application Number:

特願2002-206774

[ST.10/C]:

[JP2002-206774]

出 願 人

Applicant(s):

富士通カンタムデバイス株式会社

2003年 3月18日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3018382

【書類名】 特許願

【整理番号】 0200097

【提出日】 平成14年 7月16日

【あて先】 特許庁長官 及川 耕造 殿

【国際特許分類】 H01L 29/80

【発明の名称】 電界効果トランジスタ及びその製造方法

【請求項の数】 18

【発明者】

【住所又は居所】 山梨県中巨摩郡昭和町大字紙漣阿原1000番地 富士
通カンタムデバイス株式会社内

【氏名】 宇井 範彦

【発明者】

【住所又は居所】 山梨県中巨摩郡昭和町大字紙漣阿原1000番地 富士
通カンタムデバイス株式会社内

【氏名】 井上 和孝

【発明者】

【住所又は居所】 山梨県中巨摩郡昭和町大字紙漣阿原1000番地 富士
通カンタムデバイス株式会社内

【氏名】 南部 和夫

【特許出願人】

【識別番号】 000154325

【氏名又は名称】 富士通カンタムデバイス株式会社

【代理人】

【識別番号】 100087480

【弁理士】

【氏名又は名称】 片山 修平

【電話番号】 043-351-2361

【手数料の表示】

【予納台帳番号】 153948

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0203504

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電界効果トランジスタ及びその製造方法

【特許請求の範囲】

【請求項 1】 所定の半導体層上に形成され、不純物濃度が低い値から高い値へ変化するチャンネル層と、底面が前記所定の半導体層の上部に位置するソース領域及びドレイン領域と、を有することを特徴とする電界効果トランジスタ。

【請求項 2】 前記不純物濃度は、直線的又は指数関数的に変化することを特徴とする請求項 1 記載の電界効果トランジスタ。

【請求項 3】 前記不純物濃度は、 1.0×10^{16} 個/cm³ 以上であることを特徴とする請求項 1 又は 2 記載の電界効果トランジスタ。

【請求項 4】 前記チャンネル層に混入された不純物は、セレン、シリコン、カーボン、ベリリウム、マグネシウムの少なくとも 1 つであることを特徴とする請求項 1 から 3 の何れか 1 項に記載の電界効果トランジスタ。

【請求項 5】 所定の半導体層上に形成され、混晶比が小さい値から大きい値に変化するチャンネル層と、底面が前記所定の半導体層の上部に位置するソース領域及びドレイン領域と、を有することを特徴とする電界効果トランジスタ。

【請求項 6】 前記チャンネル層は、前記半導体基板から遠ざかるに連れて所定材料の混晶比が直線的又は指数関数的に小さく又は大きくなることを特徴とする請求項 5 記載の電界効果トランジスタ。

【請求項 7】 前記所定材料は、ガリウム、インジウム、アルミニウム、アンチモンの少なくとも 1 つであることを特徴とする請求項 5 又は 6 記載の電界効果トランジスタ。

【請求項 8】 前記所定の半導体層は、半導体基板上に形成されたバッファ層であり、ソース領域及びドレイン領域の底部は前記チャンネル層内に位置することを特徴とする請求項 1 から 7 のいずれか一項記載の電界効果トランジスタ。

【請求項 9】 所定の半導体層の上に、不純物濃度を低い値から高い値へ変化させながらチャンネル層を成長させるチャンネル成長工程と、

底面が前記所定の半導体層の上部に位置するようにソース領域及びドレイン領域を形成するソース／ドレイン形成工程と、

を有することを特徴とする電界効果トランジスタの製造方法。

【請求項 1 0】 前記チャネル成長工程は、前記チャネル層の成長中に不純物濃度を直線的又は指数関数的に増加させることを特徴とする請求項 9 記載の電界効果トランジスタの製造方法。

【請求項 1 1】 前記チャネル成長工程は、前記チャネル層の成長中に結晶内に導入する不純物の分子線セル温度を直線的又は指数関数的に増加させることを特徴とする請求項 9 記載の電界効果トランジスタの製造方法。

【請求項 1 2】 前記不純物は、セレン、シリコン、カーボン、ベリリウム、マグネシウムの少なくとも 1 つであることを特徴とする請求項 9 又は 1 0 記載の電界効果トランジスタ。

【請求項 1 3】 所定の半導体層の上に、所定の組成の混晶比を低い値から高い値へと変化させながらチャネル層を成長させるチャネル成長工程と、

底面が前記所定の半導体層の上部に位置するようにソース領域及びドレイン領域を形成するソース／ドレイン形成工程と、

を有することを特徴とする電界効果トランジスタの成長方法。

【請求項 1 4】 前記チャネル成長工程は、所定の有機金属を含むガスの流量を直線的又は指数関数的に増加又は減少させることを特徴とする請求項 1 3 記載の電界効果トランジスタの製造方法。

【請求項 1 5】 前記所定の有機金属は、トリメチルガリウム及び／又はトリエチルガリウム、又は、トリメチルインジウム若しくはトリメチルアルミニウム若しくはトリメチルアンチモンであることを特徴とする請求項 1 3 又は 1 4 記載の電界効果トランジスタの製造方法。

【請求項 1 6】 前記チャネル成長工程は、前記所定の組成を形成する材料の分子線セル温度を直線的又は指数関数的に上昇又は下降させることを特徴とする請求項 1 3 記載の電界効果トランジスタの製造方法。

【請求項 1 7】 前記所定の組成は、ガリウム組成、インジウム組成、アンチモン組成、アルミニウム組成の何れか 1 つであることを特徴とする請求項 1 3 から 1 6 の何れか 1 項に記載の電界効果トランジスタの製造方法。

【請求項 1 8】 前記ソース／ドレイン形成工程は、前記所定の半導体層に

達しない深さまで所定のイオンを注入することを特徴とする請求項 9 から 1 7 の何れか 1 項に記載の電界効果トランジスタの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電界効果トランジスタ及びその製造方法に関し、特に第 3 次高調波歪みが改善された電界効果トランジスタ及びその製造方法に関する。

【0002】

【従来の技術】

現在、携帯電話基地局向け等のパワーアンプ用素子として電界効果トランジスタ (FET) が存在する。図 1 に一般的な電界効果トランジスタの相互コンダクタンス (g_m) プロファイル ($V_g - G_m$ 曲線) を示す。

【0003】

図 1 を参照すると明らかなように、従来の電界効果トランジスタによる g_m プロファイルには、ゲート・ソース間電流 V_{gs} のある領域で平坦となる部分が存在する。電界効果トランジスタを A 級動作で使用する従来の方法では、この動作領域 (図 1 中、A 級動作領域) において g_m プロファイルに図 1 に示すような平坦部 (略一定) が存在することが好都合であった。これは、A 級動作では相互コンダクタンス (g_m) が一定であることが理想的なためである。

【0004】

また、近年ではパワーアンプの効率向上のために AB 級 (図 1 参照) で使用することが主流となってきた。この AB 級動作では、図 1 に示すように、 g_m プロファイルの曲線の部分を使用する。

【0005】

【発明が解決しようとする課題】

しかしながら、AB 級動作領域で使用すると g_m プロファイルが直線的でないため、第 3 次高調波歪み (IM3) が増大するという問題が存在する。 g_m の非線型性は、電界効果トランジスタのチャネル部の不純物濃度が一定であることに起因すると考えられる。

【 0 0 0 6 】

そこで本発明は、上記の問題に鑑みてなされたものであり、 g_m プロファイル
を線型とすることで、第3次高調波歪み（IM3）を軽減した電界効果トランジ
スタ及びその製造方法を提供することを目的とする。

【 0 0 0 7 】

【課題を解決するための手段】

かかる目的を達成するために、本発明は、所定の半導体層上に形成され、不純
物濃度が低いレベルから高いレベルへ変化するチャネル層と、底面が前記所定の
半導体層の上部に位置するソース領域及びドレイン領域とを有することを特徴と
する電界効果トランジスタである。チャネル層の不純物濃度は低い値から高い値
へ変化し、ソース領域及びドレイン領域の底面は前記所定の半導体層（例えば、
半導体基板上に形成されたバッファ層）の上部に位置しているので、前記所定の
半導体層に影響されることなく g_m プロファイルの線型性を実現することができ
、第3次高調波歪み（IM3）が解消された電界効果トランジスタが提供される
。

【 0 0 0 8 】

また、上記の構成において、例えば前記不純物濃度が、直線的又は指数関数的
に変化する。また、前記不純物濃度は、 1.0×10^{16} 個/cm³ 以上である
。これにより、第3次高調波歪み（IM3）を解消し、更に g_m プロファイルが
線型に保たれる電界効果トランジスタが提供される。

【 0 0 0 9 】

また、上記構成において、前記チャネル層にドーピングされた不純物は、セレ
ン（Se），シリコン（Si），カーボン（C），ベリリウム（Be），マグネ
シウム（Mg）の少なくとも1つである。

【 0 0 1 0 】

また、本発明は、所定の半導体層上に形成され、混晶比が小さい値から大きい
値に変化するチャネル層と、底面が前記バッファ層の上部に位置するソース領域
及びドレイン領域と、を有することを特徴とする電界効果トランジスタである。
チャネル層の混晶比が小さい値から大きい値に変化し、ソース領域及びドレイン

領域の底面は前記所定の半導体層の上部に位置しているので、前記所定の半導体層に影響されることなく g_m プロファイルの線型性を実現することができ、第 3 次高調波歪み (IM3) が解消された電界効果トランジスタが提供される。

【0011】

また、上記の構成において、例えば前記チャネル層が、前記半導体基板から遠ざかるに連れて所定材料の混晶比が直線的又は指数関数的に小さく又は大きくなる。これにより、第 3 次高調波歪み (IM3) を解消し、更に g_m プロファイルが線型に保たれる電界効果トランジスタが提供される。

【0012】

また、上記構成において、前記所定材料は例えばガリウム (Ga)、インジウム (In)、アルミニウム (Al)、アンチモン (Sb) の少なくとも 1 つである。

【0013】

また、上記構成において、例えば、前記所定の半導体層は、半導体基板上に形成されたバッファ層であり、ソース領域及びドレイン領域の底部は前記チャネル層内に位置する。これにより、 g_m プロファイルの立ち上がり特性を改善することができる。

【0014】

また、本発明は、所定の半導体層の上に、不純物濃度を低い値から高い値へ変化させながらチャネル層を成長させるチャネル成長工程と、底面が前記所定の半導体層の上部に位置するようにソース領域及びドレイン領域を形成するソース／ドレイン形成工程とを有することを特徴とする電界効果トランジスタの製造方法である。これにより、第 3 次高調波歪み (IM3) が解消された電界効果トランジスタの製造方法が提供される。

【0015】

また、上記の構成において、例えば前記チャネル成長工程が、前記チャネル層の成長中に不純物を含むガスの流量を直線的又は指数関数的に増加させる。これにより、第 3 次高調波歪み (IM3) を解消し、更に g_m プロファイルが線型に保たれる電界効果トランジスタの製造方法が提供される。

【 0 0 1 6 】

また、別の例として、前記チャネル成長工程は、前記チャネル層の成長中に結晶内に+する不純物の分子線セル温度を直線的又は指数関数的に増加させる。これにより、第3次高調波歪み（IM3）を解消し、更にgmプロファイルが線型に保たれる電界効果トランジスタの製造方法が提供される。

【 0 0 1 7 】

また、別の例として、前記不純物は、セレン（Se）、シリコン（Si）、カーボン（C）、ベリリウム（Be）、マグネシウム（Mg）の少なくとも1つである。

【 0 0 1 8 】

また、本発明は、所定の半導体層の上に、所定の組成の混晶比を低い値から高い値へと変化させながらチャネル層を成長させるチャネル成長工程と、底面が前記所定の半導体層の上部に位置するようにソース領域及びドレイン領域を形成するソース／ドレイン形成工程とを有することを特徴とする電界効果トランジスタの成長方法である。これにより、第3次高調波歪み（IM3）が解消された電界効果トランジスタの製造方法が提供される。

【 0 0 1 9 】

また、上記の構成において、例えば前記チャネル成長工程が、前記所定の有機金属（MO）を含むガスの流量を直線的又は指数関数的に増加又は減少させる。これにより、第3次高調波歪み（IM3）を解消し、更にgmプロファイルが線型に保たれる電界効果トランジスタの製造方法が提供される。

【 0 0 2 0 】

また、別の例として、前記所定の有機金属（MO）が、トリメチルガリウム（TMG）及び／又はトリエチルガリウム（TEG）、又は、トリメチルインジウム（TMI）若しくはトリメチルアルミニウム（TMA）若しくはトリメチルアンチモン（TMSb）である。

【 0 0 2 1 】

また、別の例として、前記チャネル成長工程が、前記所定の組成を形成する材料の分子線セル温度を直線的又は指数関数的に上昇又は下降させる。これにより

、第3次高調波歪み（IM3）を解消し、更にgmプロファイルが線型に保たれる電界効果トランジスタの製造方法が提供される。

【0022】

また、別の例として、前記所定の組成が、ガリウム（Ga）組成、インジウム（In）組成、アンチモン（Sb）組成、アルミニウム（Al）組成の何れか1つである。

【0023】

また、別の例として、前記ソース／ドレイン形成工程が、前記バッファ層に達しない深さまで所定のイオンを注入する。

【0024】

また、別の例として、前記半導体基板の一方の面上にバッファ層を形成するバッファ層形成工程を有し、前記チャネル成長工程が、前記バッファ層の面のうち前記半導体基板と反対側の面に前記チャネル層を成長させる。

【0025】

【発明の実施の形態】

〔原理〕

本発明を好適に実施した形態について説明するにあたり、本発明の原理について先に述べる。

【0026】

本発明は、所定の半導体層（例えばバッファ層）上に形成され、不純物濃度が低いレベルから高いレベルへ変化するチャネル層と、底面が前記所定の半導体層の上部に位置するソース領域及びドレイン領域とを有することを特徴とする電界効果トランジスタ、及び所定の半導体層（例えばバッファ層）上に形成され、混晶比が小さい値から大きい値に変化するチャネル層と、底面が前記所定の半導体層の上部に位置するソース領域及びドレイン領域とを有することを特徴とする電界効果トランジスタ、並びにこれらの製造方法である。

【0027】

このような特徴を有することで、本発明では、図2に示すように、AB級動作領域で第3次高調波歪み（IM3）が解消される。これは、上記したように、チ

ャネル層における不純物濃度又は組成に連続的な変化を持たせることで、前記所定の半導体層に影響されることなく g_m プロファイルの線型性を実現することができたためである。

【 0 0 2 8 】

以下、本発明の好適な実施形態について図面を用いて詳細に説明する。

【 0 0 2 9 】

〔第 1 の実施形態〕

図 3 は、本発明の第 1 の実施形態による電界効果トランジスタの層構造を示す断面図である。

【 0 0 3 0 】

図 3 を参照すると明らかなように、本実施形態による電界効果トランジスタは、半絶縁性半導体基板 1 上に、バッファ層 2 とバリア（障壁）層 4 とで挟まれたチャネル層 3 を有して構成される。これにより、チャネル層 3 は半絶縁性半導体基板 1 の一方の面側に形成される。尚、本実施形態では、有機金属気相エピタキシャル法（MOVPE）を用いて電界効果トランジスタを製造する。

【 0 0 3 1 】

また、図 4 に示すように、チャネル層 3 はドーピングされている不純物が深さ（チャネル層の層厚 $[nm]$ ）に依存した濃度（不純物濃度 $[N/cm^3]$ ）を有している。即ち、チャネル層 3 は半絶縁性半導体基板 1 側（バッファ層 2 側）からバリア層 4 側にかけて不純物濃度が高くなるように形成されている。換言すれば、チャネル層 3 は、低い不純物濃度から高い不純物濃度へと変化しながら半絶縁性半導体基板 1 の一方の面側、即ちバッファ層 2 上に成長したものである。MOVPE 法を適用した本実施形態では、例えばチャネル層 3 を成長させる際に混入する不純物を含むガス（以下、不純物ガスという。但し、ドーピングガスと同等である）の流量を成長に合わせて（又は時間経過に従って）連続的に増加させることで、上記のようなチャネル層 3 を形成することができる。

【 0 0 3 2 】

また、チャネル層 3 を成長させる際の不純物ガスの流量は、例えば線型的に増加させても、指数関数的に増加させてもよい。図 4 は例えば指数関数的に増加さ

せた場合のチャネル層3の不純物濃度の深さ依存性を示すグラフである。尚、図4を参照しても明らかなように、チャネル層3の層厚は、例えば略150 [nm] であり、その不純物濃度は厚さ方向（半絶縁性半導体基板1側の面を基準として積層方向）に例えば略 5.0×10^{16} [N/cm³] ~ 略 2.8×10^{17} [N/cm³] となっている。本実施形態では、不純物濃度の下限、即ち最も薄い半絶縁性半導体基板1側の面の不純物濃度を 1.0×10^{16} [N/cm³] 以上とするとよく、また、チャネル層3の層厚は例えば50 nm以上とするとよいが、これは設計的事項の範疇において種々変形される。

【0033】

また、本実施形態のようにMOVPE法を用いてガリウム・ヒ素 (GaAs) のチャネル層3を成長させる場合、その不純物ガスとしては、モノシラン (SiH₄)、n型のジシラン (Si₂H₆)、p型のテトラブロムメタン (CBr₄) 等を適用することが可能である。尚、この際、ドーブされる不純物は、Si (シリコン) 或いはC (カーボン) となる。

【0034】

更に、本実施形態において、ソース領域6及びドレイン領域7の底面、即ち半絶縁性半導体基板1側の面は、チャネル層3における半絶縁性半導体基板1側の面に関して半絶縁性半導体基板1と反対側に位置する。換言すれば、本実施形態では、チャネル層3の半絶縁性半導体基板1側の面に達しない深さまでイオンを注入することでソース領域6及びドレイン領域7を形成する。

【0035】

このように、ソース領域6及びドレイン領域7をバッファ層2に接しない構成とすることで、本実施形態ではバッファ層2とチャネル層3との境界面での急な電流の立ち上がりを防止することが可能となる。換言すれば、チャネル層3の途中までコンタクト領域（ソース領域6及びドレイン領域7）を形成することで、電流の急激な立ち上がりをなくし、相互コンダクタンス (gm) の立ち上がりを緩やかにすることが可能となる。尚、ソース領域6の半絶縁性半導体基板1と反対側の面には金 (Au) 等の低抵抗金属からなる電極であるソース電極9がオーミック接合され、また、ドレイン領域7の半絶縁性半導体基板1と反対側の面に

は金（Au）等の低抵抗金属からなる電極であるドレイン電極10がオーミック接合される。更に、バリア層4上であってソース領域6とドレイン領域7との間の所定の領域には、金（Au）等の低抵抗金属からなる電極であるゲート電極8がオーミック接合される。また、バリア層4上であってソース領域6とドレイン領域7との間のゲート電極8が形成されない領域には、キャップ層5が形成される。

【0036】

以上のような層構造を有する電界効果トランジスタの製造プロセスを以下に図面を用いて詳細に説明する。但し、上述にもあるように、本実施形態ではMOVPE法を用いて各層（バッファ層2，チャンネル層3，バリア層4，キャップ層5）を成長させる。

【0037】

本実施形態における電界効果トランジスタの製造プロセスでは、まず、チャンバ11内に設置した半絶縁性半導体基板1上にバッファ層2をエピタキシャル成長させる。尚、半絶縁性半導体基板1は例えば半絶縁性GaAs（ガリウム・ヒ素）半導体で形成する。また、バッファ層2は例えばアンドープのアルミニウム・ガリウム・ヒ素（アンドープAlGaAs）で形成する。

【0038】

次に、図6（a）に示すように、MOVPE法を用いてチャンネル層3をバッファ層2上にエピタキシャル成長させる。尚、本実施形態では例としてIII族の材料としてGa（ガリウム）を用い、V族の材料としてAs（ヒ素）を用い、不純物としてSi（シリコン）を用いた場合を説明する。尚、Gaはトリエチルガリウム（TEG）又はトリメチルガリウム（TMG）等の有機金属（MO）の液体をキャリアガスでバブリングして導入し、また、Asはアルシン（AsH₃）を導入し、また、Siはモノシラン（SiH₄）或いはジシラン（Si₂H₆）を導入する。これにより、Si（シリコン）がドーパされたn型GaAsのチャンネル層3が形成される。

【0039】

またこの際、不純物ガスの流量をチャンネル層3の成長と共に（又は時間経過に

従って) 増加させる。これはキャリアガス (例えば水素ガス) の流量を流量制御部 1 4 により制御する、即ち増加することで実現される。また、この増加は上述にもあるように、例えば直線的又は指数関数的なものとする。但し、この他の材料 (TEG (=Ga), AsH₃ (=As)) の流量、即ち流量制御部 1 2, 1 3 により制御される原料ガスの流量は一定とする。

【 0 0 4 0 】

この工程により、半絶縁性半導体基板 1 の一方の面側 (バッファ層 2 上) に、低い不純物濃度から高い不純物濃度へと変化するチャネル層 3 をエピタキシャル成長させることが可能となる。尚、図 4 に示す不純物濃度のプロファイルは、例えば指数関数的に不純物ガス 1 3 の流量を増加させた場合のものである。

【 0 0 4 1 】

また、不純物濃度のプロファイル関数、チャネル層 3 の層厚、チャネル材料の他の例について図 5 に示す。図 5 では、半絶縁性半導体 1 側 (バッファ層 2 側) の不純物濃度を 5.0×10^{16} とし、チャネル層 3 の厚みを 60 nm, 80 nm, 100 nm とした場合における、不純物濃度 (不純物ガスの流量) を指数関数的 (図 5 (a) 参照)) 又は直線的 (図 5 (b) 参照) に変化させた場合の例が示されている。尚、図 5 に示す例は、チャネル材料をガリウム・ヒ素 (GaAs) とし、流量を一定に保ってエピタキシャル成長させた場合の代表的な例である。

【 0 0 4 2 】

次に、上記のように形成したチャネル層 3 上にバリア層 4 及びキャップ層 5 をこの順序でエピタキシャル成長させる。尚、バリア層 4 は例えばアンドープのアルミニウム・ガリウム・ヒ素 (アンドープ AlGaAs) で形成する。また、キャップ層 5 はアンドープのガリウム・ヒ素 (アンドープ GaAs) で形成する。

【 0 0 4 3 】

その後、図 6 (b) に示すように、キャップ層 5 の表面からチャネル層 3 の途中まで、イオン注入法によりイオンを注入する。これは注入エネルギーを調整することで実現できる。

【 0 0 4 4 】

これにより、チャネル層 3 における半絶縁性半導体基板 1 側の面、即ち底面に
 関して半絶縁性半導体基板 1 と反対側に半絶縁性半導体基板 1 側の面を有するソ
 ース領域 6 及びドレイン領域 7 が形成される。尚、N+領域であるソース領域 6
 及びドレイン領域 7 に注入するドーピング材料としては、例えばシリコン（S i
 ）等の n 型のものを用いる。

【 0 0 4 5 】

また、このように構成したソース領域 6 及びドレイン領域 7 上に、金（A u）
 等からなる低抵抗金属をオーミック電極（ソース電極 9，ドレイン電極 1 0）と
 して形成する。その後、熱処理を施すことで、ソース領域 6 とソース電極 9 と、
 及びドレイン領域 7 とドレイン電極 1 0 とのオーミック接合をとる。

【 0 0 4 6 】

更に、キャップ層 5 における所定の領域をフォトリジスタ等を用いてエッチン
 グし、そこに金（A u）等からなる低抵抗金属をオーミック電極（ゲート電極 8
 ）として形成する。その後、熱処理を施すことで、ゲート電極 8 とバリア層 4 と
 のオーミック接合をとる。

【 0 0 4 7 】

尚、上記において、ソース領域 6 及びドレイン領域 7 を形成した後に、不純物
 を活性化させるためのアニール処理を施してもよい。尚、このアニール処理は、
 キャップ層 5 及びソース領域 6 及びドレイン領域 7 の表面から行う。

【 0 0 4 8 】

〔第 2 の実施形態〕

また、第 1 の実施形態では、チャネル層 3 を MOVPE 法により成長させたが
 、これを例えば分子線エピタキシャル法（MBE）で成長させることも可能であ
 る。以下、MBE 法を用いてチャネル層 3 並びにその他の層を形成する場合の例
 を第 2 の実施形態として説明する。

【 0 0 4 9 】

また、第 1 の実施形態では、低い不純物濃度から高い不純物濃度へと変化する
 チャネル層 3 を成長させるために MOVPE 法によるチャネル層 3 の成長過程に
 おいて流入する不純物ガス 1 3 の流量をチャネル層 3 の成長に合わせて（又は時

間経過に従って) 直線的又は指数関数的に増加させたが、本実施形態では、MBE法によるチャンネル層3の成長中に不純物材料の分子線セル(Si)15の温度を直線的又は指数関数的に増加させる。これにより、Si分子線強度が変化し、本実施形態では、第1の実施形態と同様のチャンネル層3が形成される。

【0050】

これを図7を用いて詳細に説明する。尚、本実施形態では、不純物としてSi(シリコン)がドーピングされたGaAsより成るチャンネル層3を形成する場合を例に挙げる。

【0051】

図7を参照すると明らかなように、本実施形態では、Ga用の分子線セル(Ga)16とAs用の分子線セル(As)17とSi用の分子線セル(Si)15とが用いられており、各々からGa分子線、As分子線、Si分子線(ドーパント)が基板に照射される。

【0052】

またこの際、不純物であるSiの分子線セル(Si)15の温度をチャンネル層3の成長と共に(又は時間経過に従って)増加させる。この増加は上述にもあるように、例えば直線的又は指数関数的なものとする。この工程により、Si分子線強度が変化し、GaAs結晶内に取り込まれるSi不純物濃度が変化する。従って、半絶縁性半導体基板1の一方の面側(バッファ層2上)に、低い不純物濃度から高い不純物濃度へと変化するチャンネル層3をエピタキシャル成長させることが可能となる。尚、以上の説明では、n型の不純物であるSiを用いた場合を例に挙げたが、この他にも例えばp型のBe(ベリリウム)やMg(マグネシウム)、n型のSe(セレン)等を不純物として適用することが可能である。

【0053】

他の構成及びプロセスは、MOVPE法をMBE法に代える以外、第1の実施形態と同様であるため、ここでは説明を省略する。以上により、第1の実施形態と同様の効果を奏する電界効果トランジスタが製造される。

【0054】

〔第3の実施形態〕

また、第 1 の実施形態では、チャンネル層 3 を不純物濃度が低い方から高い方へと変化するよう形成したが、これを例えば、所定の有機金属 (MO) の混晶比が低い値から高い値へと変化するよう形成することも可能である。以下、このような場合を第 3 の実施形態として詳細に説明する。

【 0 0 5 5 】

本実施形態による電界効果トランジスタの層構造は、図 3 に示す第 1 の実施形態によるものと同様である。但し、第 1 の実施形態におけるチャンネル層 3 はチャンネル層 3 A に置き換えられる。また、本実施形態では、第 1 の実施形態と同様に各層 MOVPE 法を用いて成長させる。

【 0 0 5 6 】

本実施形態において、バッファ層 2 を半絶縁性半導体基板 1 上にエピタキシャル成長するまでは第 1 の実施形態と同様である。その後、本実施形態では、2 種類の材料を用いてチャンネル層 3 A をエピタキシャル成長させる。この 2 種類の原料ガスは、それぞれ MO ガスである。

【 0 0 5 7 】

尚、2 種類の原料ガスのうち一方はトリメチルガリウム (TMG) 及び／又はトリエチルガリウム (TEG) 等であり、他の一方はトリメチルインジウム (TMI) である。

【 0 0 5 8 】

本実施形態では、例えば TMI (又は TEI) の MO ガスの流量をチャンネル層 3 A の成長に合わせて (又は時間経過に従って) 連続的に増加させつつ、MOVPE 法を用いてチャンネル層 3 A をエピタキシャル成長させる。この連続的な増加は上述にもあるように、例えば直線的又は指数関数的なものとする。この工程により、半絶縁性半導体基板 1 の一方の面側 (バッファ層 2 上) に、飽和電子速度の低い組成から高い組成へと変化しながら成長したチャンネル層 3 A が形成される。換言すれば、半絶縁性半導体基板 1 と反対側から半絶縁性半導体基板 1 側になるに連れて In 組成の混晶比が直線的又は指数関数的に小さくなるチャンネル層 3 A が形成される。また、チャンネル層 3 A 形成後のプロセスは第 1 の実施形態と同様であるため、ここでは説明を省略する。

【 0 0 5 9 】

尚、例えばTMG（又はTEG）のMOガスの流量をチャンネル層3Aの成長に合わせて（又は時間経過に従って）連続的に減少させることでも同様のチャンネル層3Aをエピタキシャル成長させることが可能である。この連続的な減少は上述にもあるように、例えば直線的又は指数関数的なものとする。

【 0 0 6 0 】

また、一例として、直線的にトリメチルインジウム（TMI）のMOガスの流量を増加させた、又はトリメチルガリウム（TMG）及び／又はトリエチルガリウム（TEG）のMOガスの流量を減少させた場合のIn組成の混晶比（以下、In混晶比という）のプロファイルを図8に示す。

【 0 0 6 1 】

尚、本実施形態では、チャンネル材料を上記のInGaAs（厚さ方向の深さに従って大きなIn組成から小さなIn組成へと変化するInGaAs）の他に、例えばInGa_N, InGa_P, InAlAs, InAlN, AlInP, AlGaAs等とすることも可能である。また、チャンネル材料をGaAsSbやAlGaAs等とすることも可能である。但し、GaAsSbとした場合、半絶縁性半導体基板1と反対側から半絶縁性半導体基板1側になるに連れてSb組成の混晶比が直線的又は指数関数的に小さくなるチャンネル層3Aを形成する。また、AlGaAsとした場合、半絶縁性半導体基板1と反対側から半絶縁性半導体基板1側になるに連れてAl組成の混晶比が直線的又は指数関数的に大きくなるチャンネル層3Aを形成する。但し、この際の原料は、これらチャンネル材料又は不純物に従って種々変形される。

【 0 0 6 2 】

以上のような工程を経ることで、半絶縁性半導体基板1の一方の面側に飽和電子速度の低い組成から高い組成へと変化するチャンネル層3Aが成長された電界効果トランジスタを製造することが可能となる。

【 0 0 6 3 】

〔第4の実施形態〕

更に、上記第3の実施形態では、チャンネル層3AをMOVPE法により成長さ

せたが、これを例えば分子線エピタキシャル法（MBE）とすることも可能である。但し、これを実現するための構成は、図 7 において、分子線セル（Si）15 の代りに In（インジウム）を放出するための分子線セル（In）が設けられる。

【0064】

また、第 3 の実施形態では、MOVPE 法を用いて所定の有機金属（MO）の混晶比を低い値から高い値へと変化させながらチャネル層 3A を成長させるために、2 種類のキャリアガス的一方の流量を、チャネル層 3A の成長に合わせて（又は時間経過に従って）直線的又は指数関数的に増加又は減少させたが、本実施形態では、MBE 法を用いてチャネル層 3A の成長中に分子線セル（In）の温度を直線的又は指数関数的に増加させる、又は Ga 分子線セルの温度を直線的又は指数関数的に減少させる。即ち、本実施形態における MBE 法を用いて製造プロセスでは、In, Ga, As のそれぞれに対応した分子線セルが用意され、且つ In の供給量が可変に制御される。これにより、第 3 の実施形態と同様のチャネル層 3A が形成される。

【0065】

尚、他の構成及びプロセスは、MOVPE 法を MBE 法に代える以外、第 3 の実施形態と同様であるため、ここでは説明を省略する。以上により、第 3 の実施形態と同様の効果を奏する電界効果トランジスタを製造することが可能となる。

【0066】

〔第 5 の実施形態〕

また、上記した各実施形態では、直線的又は指数関数的にチャネル層 3 の不純物濃度又はチャネル層 3A の In（又は Sb 又は Al）組成の混晶比が変化するように、MOVPE 法又は MBE 法を用いて成長させた場合についてそれぞれ説明したが、この他にも、不純物濃度又は結晶比が例えば直線、指数関数、定数（一定）を組合せたプロファイルとなるように、MOVPE 法又は MBE 法を用いて成長させてもよい。これにより、チャネル層の厚さ方向での位置に応じた特性を有する電界効果トランジスタを自由に設計することが可能となる。

【0067】

〔他の実施形態〕

以上、説明した実施形態は本発明の好適な一実施形態にすぎず、本発明はその趣旨を逸脱しない限り種々変形して実施可能である。

【 0 0 6 8 】

【発明の効果】

以上説明したように、本発明によれば、 g_m プロファイルが線型で、第3次高調波歪み（IM3）が低減された電界効果トランジスタ及びその製造方法を提供することができる。

【図面の簡単な説明】

【図1】

従来技術による電界効果トランジスタの g_m プロファイルの一例を示すグラフである。

【図2】

本発明による電界効果トランジスタの g_m プロファイルの一例を示すグラフである。

【図3】

本発明の第1の実施形態による電界効果トランジスタの層構造を示す断面図である。

【図4】

本発明の第1の実施形態において指数関数的に不純物ガスの流量を増加させて成長させた場合のチャネル層3の不純物濃度のプロファイルを示すグラフである。

【図5】

本発明の第1の実施形態における不純物濃度のプロファイル関数、チャネル層3の層厚、チャネル材料の他の例を示すプロファイルである。

【図6】

本発明の第1の実施形態による電界効果トランジスタの製造プロセスを説明するための図である。

【図7】

本発明の第 2 の実施形態による電界効果トランジスタの製造プロセスを説明するための図である。

【図 8】

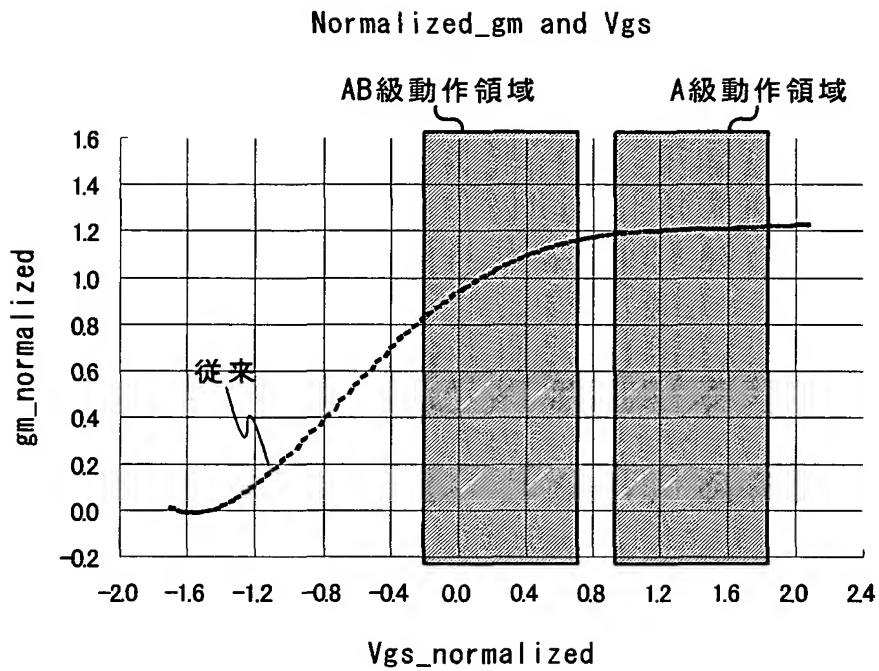
本発明の第 3 の実施形態における I n 組成の混晶比のプロファイルを示すグラフである。

【符号の説明】

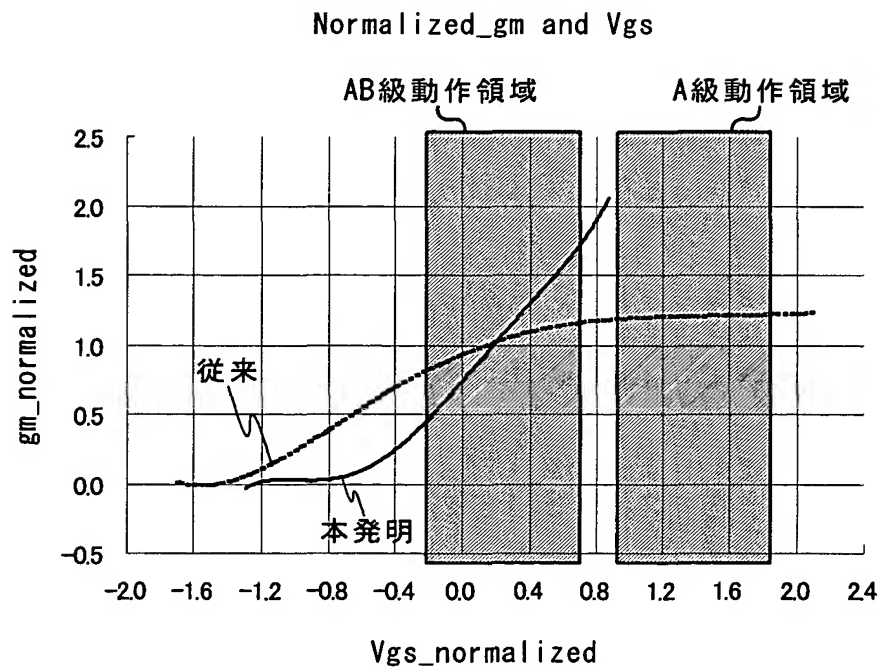
- 1 半絶縁性半導体基板
- 2 バッファ層
- 3、3 A チャンネル層
- 4 バリア層
- 5 キャップ層
- 6 ソース領域
- 7 ドレイン領域
- 8 ゲート電極
- 9 ソース電極
- 1 0 ドレイン電極
- 1 1 チャンバ
- 1 2、1 3、1 4 流量制御部
- 1 5 分子線セル (S i)
- 1 6 分子線セル (G a)
- 1 7 分子線セル (A s)

【書類名】 図面

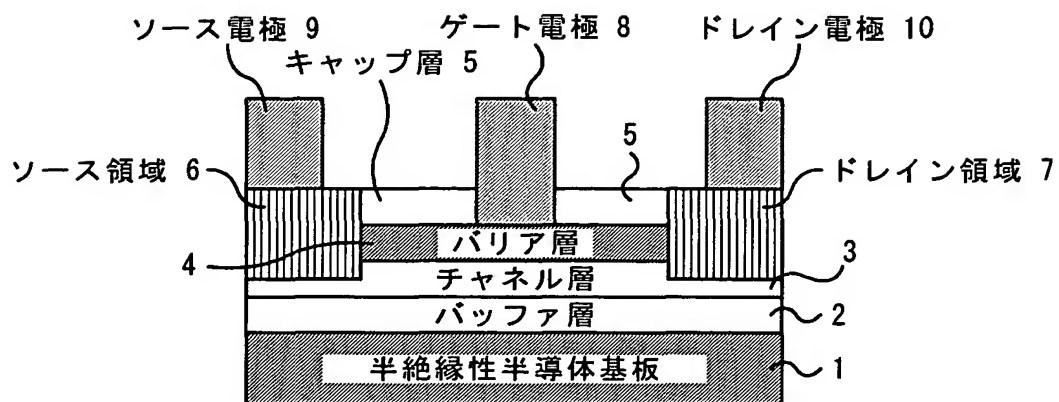
【図 1】



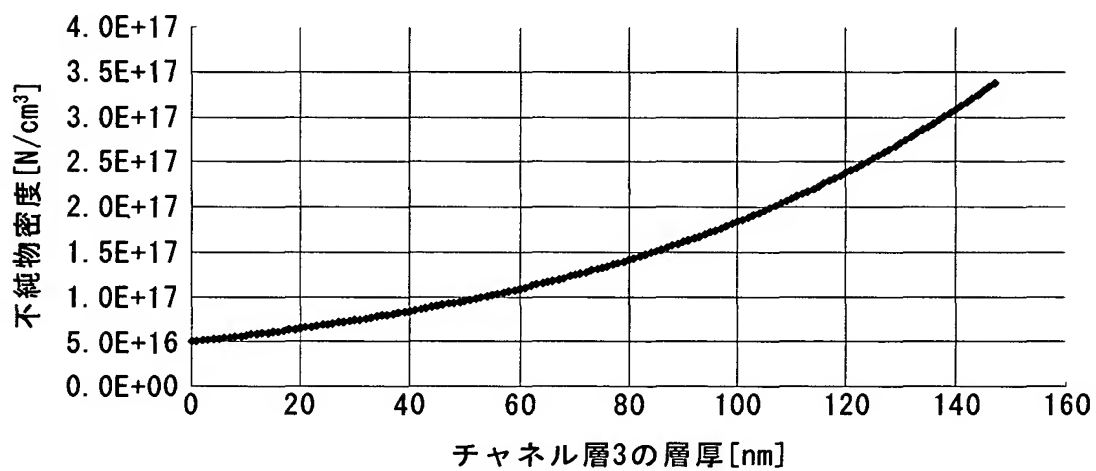
【図 2】



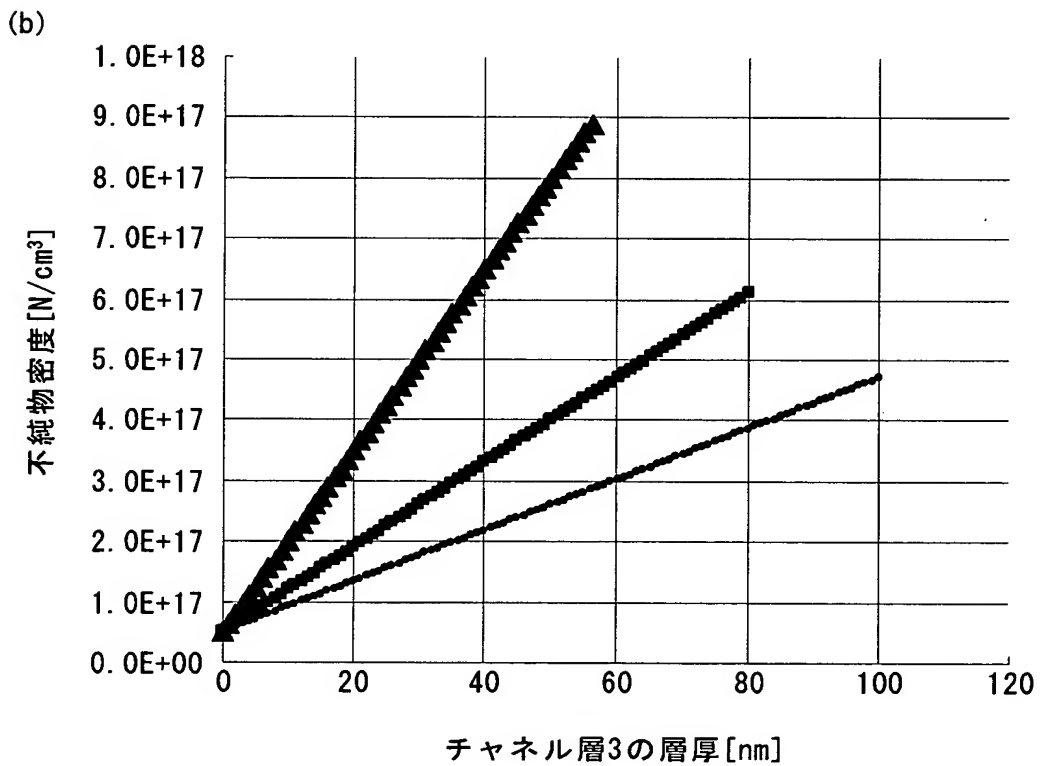
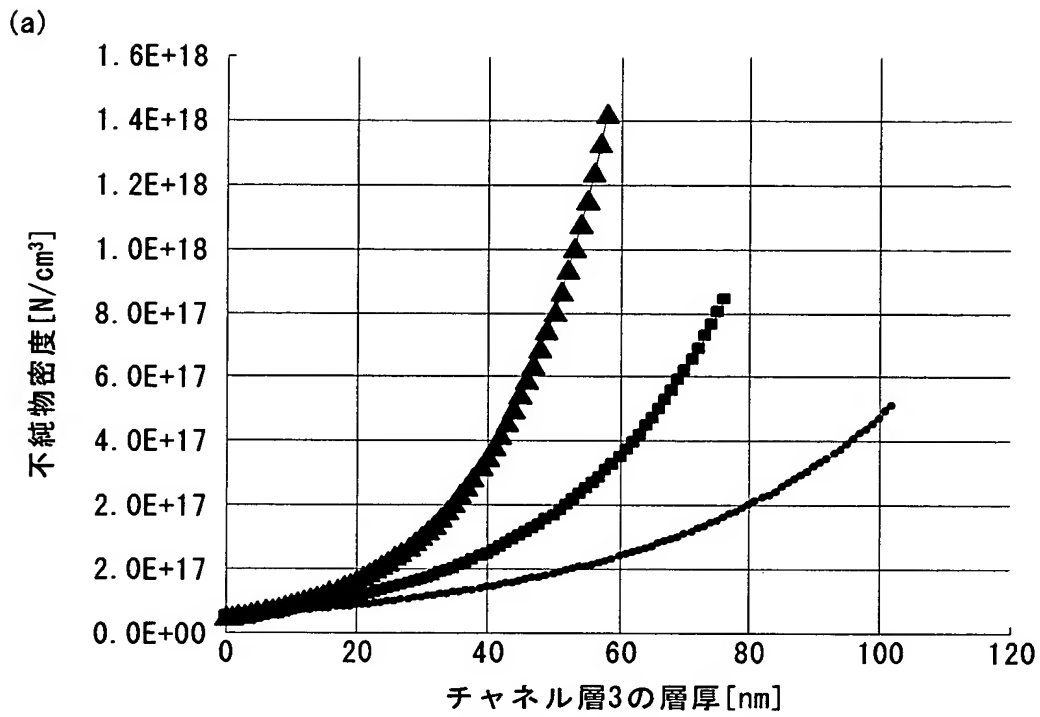
【図3】



【図4】

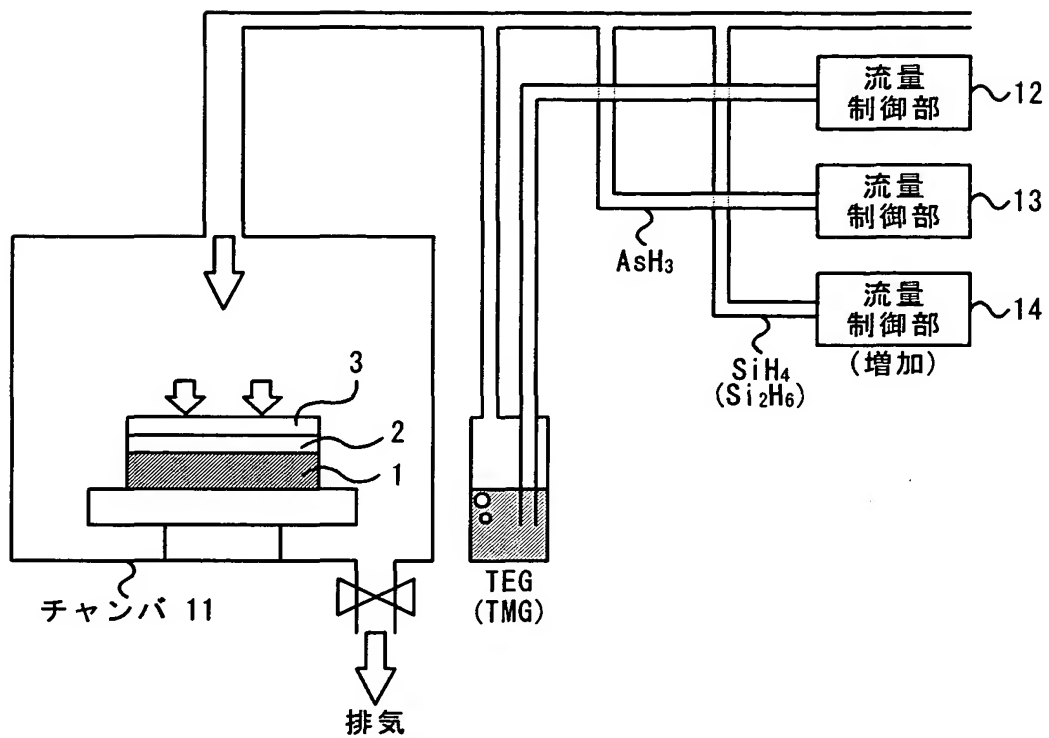


【図 5】

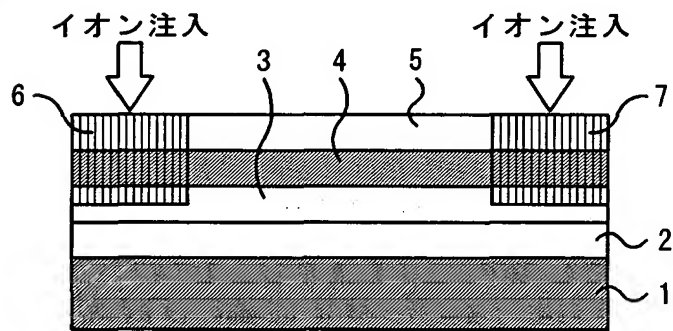


【図 6】

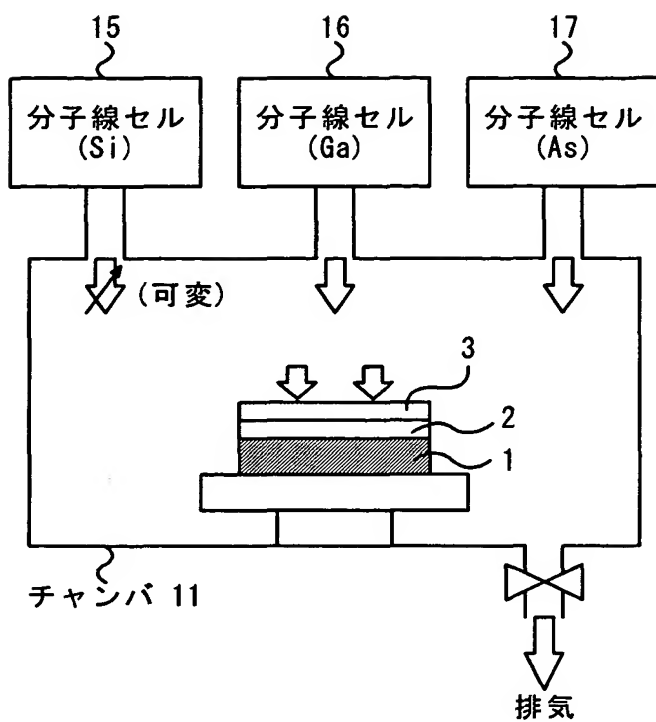
(a)



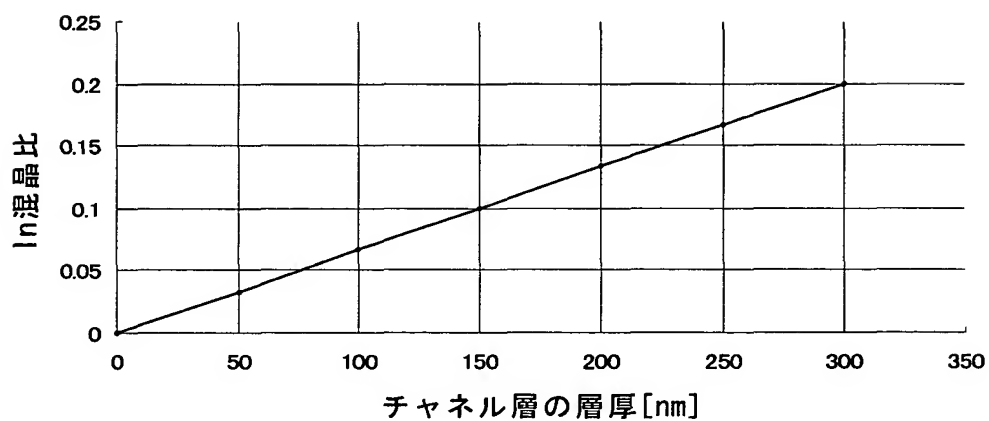
(b)



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】 g_m プロファイルを線型にして、第 3 次高調波歪み (IM3) を軽減した電界効果トランジスタ及びその製造方法を提供する。

【解決手段】 所定の半導体層 2 上に形成され、不純物濃度が低い値から高い値へ変化するチャネル層 3 と、底面が前記所定の半導体層の上部に位置するソース領域 6 及びドレイン領域 7 とを有する。チャネル層 3 は、混晶比が小さい値から大きい値に変化する構成であってもよい。この構成により、半導体基板上に形成されたバッファ層などの前記所定の半導体層に影響されることなく g_m プロファイルの線型性を実現することができ、第 3 次高調波歪み (IM3) が解消された電界効果トランジスタが実現できる。

【選択図】 図 3

出 願 人 履 歴 情 報

識別番号 [0 0 0 1 5 4 3 2 5]

1. 変更年月日 1 9 9 2 年 4 月 6 日
[変更理由] 名称変更
住 所 山梨県中巨摩郡昭和町大字紙漣阿原 1 0 0 0 番地
氏 名 富士通カンタムデバイス株式会社